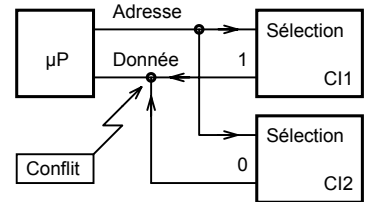


LA LOGIQUE TROIS ÉTATS

1. INTRODUCTION A LA LOGIQUE 3 ÉTATS.

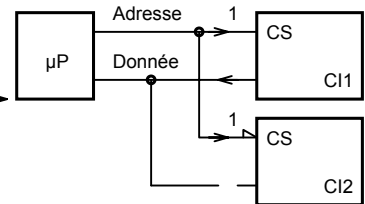
Soit un microprocesseur en liaison avec deux de ses circuits associés (C11 et C12).
 Le microprocesseur doit pouvoir accéder aux données en provenance de ses deux circuits.
 Or, si deux données sont présentes en même temps sur le bus, il existe un conflit.
 Pour éviter ce problème, les broches des circuits associés en relation avec le bus des données sont en logique 3 états.



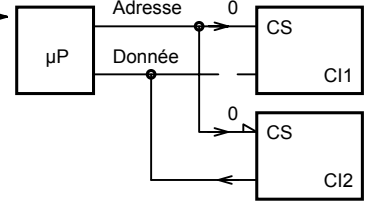
2. LE PRINCIPE DE LA LOGIQUE 3 ÉTATS.

Le microprocesseur sélectionne, à l'aide de son bus des adresses, le circuit avec lequel il va communiquer.
 Le circuit sélectionné travaille avec le µP en logique 2 états (0 ou 1) par l'intermédiaire de son bus des données.
 Les circuits non sélectionnés voient leur bus des données forcé dans le troisième état.
 C'est un état de haute impédance, modélisé par un circuit ouvert.

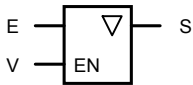
Le microprocesseur sélectionne, à l'aide de son bus des adresses, le circuit C11.
 La donnée en provenance de ce circuit est lue par le µP.
 Le circuit C12 n'étant pas sélectionné, sa ligne de donnée est forcée dans l'état de haute impédance.



Le microprocesseur sélectionne, à l'aide de son bus des adresses, le circuit C12.
 La donnée en provenance de ce circuit est lue par le µP.
 Le circuit C11 n'étant pas sélectionné, sa ligne de donnée est forcée dans l'état de haute impédance.



3. SYMBOLISATION LIÉE A LA LOGIQUE 3 ÉTATS.



Une sortie (ou une entrée-sortie) à logique 3 états est repérée par un triangle pointe en bas.
 La sortie 3 états est toujours commandée par une entrée de validation (notation de dépendance EN).

V	E	S
0	x	Z
1	0	0
	1	1

Si EN = 1 La sortie est active.
 Elle peut présenter l'un des deux états logiques 0 ou 1.
 Si EN = 0 La sortie est inhibée.
 Elle est alors forcée dans l'état de haute impédance.

4. LECTURE D'UNE DONNÉE PAR LE MICROPROCESSEUR.

Un microprocesseur doit lire successivement un état logique en provenance des variables A et B.
 La lecture s'effectue par l'intermédiaire de la ligne du bus de données D0.

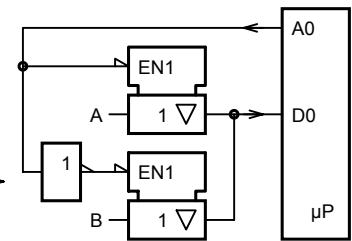
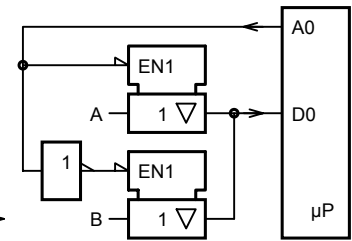
Pour réaliser cette lecture, le µP procède en deux étapes qui sont :

- la sélection du circuit (exemple : C12 pour lire la variable B),
- la lecture du contenu de la variable.

Déterminer pour les deux cas suivants, les états logiques de toutes les broches.

Premier cas :
 A0 = 0
 A = 0
 B = 1

Deuxième cas :
 A0 = 1
 A = 0
 B = 1



5. LES OPÉRATIONS DE LECTURE ET D'ÉCRITURE.

Le bus de contrôle du µP possède une ligne repérée R/W.
 Le µP signale au circuit sélectionné qu'il exécute une opération de lecture ou d'écriture.

- R/W = 1 Opération de lecture (R pour Read).
- R/W = 0 Opération d'écriture (W pour Write).

Déterminer pour les deux cas suivants, les états logiques de toutes les broches.
 Commenter l'action en cours réalisée par le µP.

Premier cas :
 R/W = 1
 E = 0

Deuxième cas :
 R/W = 0
 D0 = 1

